

تصميم منطقي (المحاضرة الرابعة)

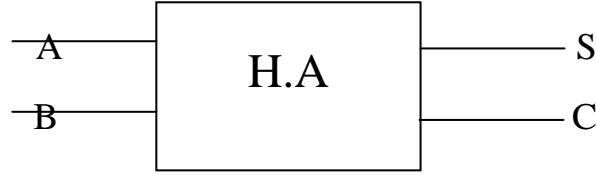
الدوائر الحسابية الرقمية *Combinational Logic Circuit*

1- الجامع (Adder) :-

وهي دوائر منطقية تقوم بإجراء عملية الجمع بين رقمين ثنائيين، وهناك دائرتين أساسيتين:-

أ- دائرة الجامع النصفى (Half Adder) :-

وهي دائرة منطقية تقوم بإجراء عملية جمع ثنائي بين عددين .



حيث ان A, B هما الرقمان الثنائيان المطلوب جمعهما و S يمثل ناتج الجمع و C يمثل الفائض من عملية الجمع . كما في جدول الحقيقة التالي:-

A	B	S	C
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

$$S = \bar{A}B + A\bar{B}$$

$$S = A \oplus B$$

$$C = AB$$

اما معادلة الفائض من الجمع

وللحصول على معادلة الـ S باستخدام بوابات الـ NAND فقط عن طريق الخطوات التالية:-

بما ان $A = \overline{\overline{A}}$ فإن

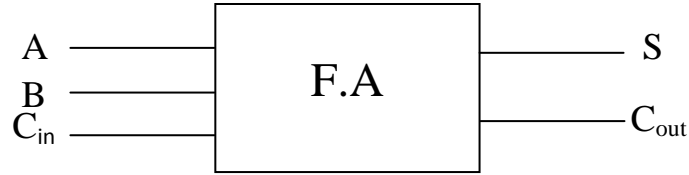
$$S = \overline{\overline{\bar{A}B + A\bar{B}}}$$

وحسب نظرية دي موركان ستكون معادلة الـ S بالشكل التالي

$$S = \overline{\overline{\bar{A}B}} \cdot \overline{\overline{A\bar{B}}}$$

ب- دائرة الجامع التام (Full Adder) :-

لاحظنا ان دائرة الجامع النصفى تقوم بجمع رقمين ثنائيين فقط ، ولا تأخذ بنظر الاعتبار الفائض من عملية الجمع للمرتبة السابقة لأجل انجاز حالة الجمع التام تستخدم الدائرة التالية :-



حيث A, B يمثلان الرقمان الثنائيان المطلوب جمعهما و C_{in} يمثل فائض عملية الجمع من المرتبة السابقة و S ناتج عملية الجمع و C_{out} يمثل فائض عملية الجمع من دائرة الجامع التام.

جدول حقيقة دائرة الجامع التام:-

A	B	C	S	C_{out}
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

ستكون معادلة الجمع بالشكل التالي:-

$$S = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

$$S = \bar{A}(\bar{B}C + B\bar{C}) + A(\bar{B}\bar{C} + \bar{A}C)$$

$$S = \bar{A}(B \oplus C) + A(B \oplus \bar{C})$$

$$S = A \oplus B \oplus C$$

اما معادلة الفائض C_{out} فتكون بالشكل التالي:-

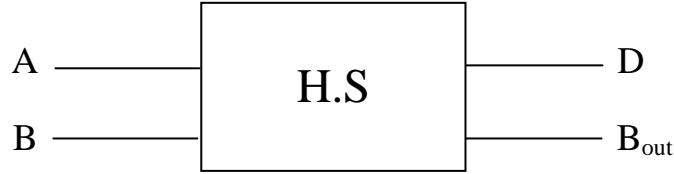
$$C_{out} = \bar{A}BC + A\bar{B}C + AB\bar{C} + ABC$$

$$C_{out} = C(\bar{A}B + A\bar{B}) + AB(\bar{C} + C)$$

$$C_{out} = (A \oplus B) + AB$$

٢ - دوائر الطرح (Subtractor) :-

أ- دائرة الطرح النصفى (Half Subtractor) :
وهي دائرة منطقية تقوم بإجراء عملية الطرح بين رقمين ثنائيين A, B ولها أخراجان الأول يمثل ناتج عملية الطرح (أي الفرق) ويرمز له D والإخراج الثاني يمثل الاستعارة إن وجدت ويرمز له B_{out} . كما موضح في المخطط التالي :-



أما جدول الحقيقة فسيكون بالشكل التالي :-

A	B	D	B_{out}
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	0

ومعادلة الفرق ستكون كما يلي :-

$$D = \bar{A}B + A\bar{B}$$

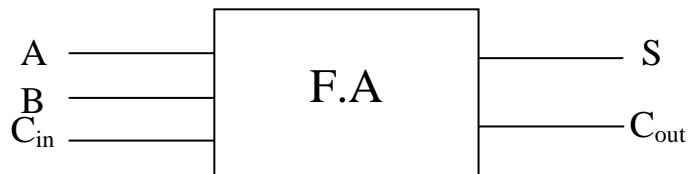
$$D = A \oplus B$$

أما معادلة الاستعارة ستكون بالشكل التالي

$$B_{out} = \bar{A}B$$

بدائرة الطرح التام (Full Subtractor) :-

وهي دائرة منطقية تقوم بإجراء عملية الطرح بين رقمين ثنائيين ثم طرح الاستعارة من المرتبة السابقة. ولها أخراجان هما ناتج عملية الطرح (D) والاستعارة الناتجة من عملية الطرح B_{out} .



جدول حقيقة دائرة الطرح التام

A	B	C	D	B _{out}
0	0	0	0	0
0	0	1	1	1
0	1	0	1	1
0	1	1	0	1
1	0	0	1	0
1	0	1	0	0
1	1	0	0	0
1	1	1	1	1

وعليه فستكون معادلة الطرح (الفرق) D بالشكل التالي:-

$$D = \bar{A}\bar{B}C + \bar{A}B\bar{C} + A\bar{B}\bar{C} + ABC$$

$$D = \bar{A}(\bar{B}C + B\bar{C}) + A(\bar{B}\bar{C} + BC)$$

$$D = \bar{A}(B \oplus C) + A(B \oplus \bar{C})$$

$$D = A \oplus (B \oplus C)$$

اما معادلة الاستعارة B_{out} فستكون كما يلي:-

$$B_{out} = \bar{A}\bar{B}C + \bar{A}B\bar{C} + \bar{A}BC + ABC$$

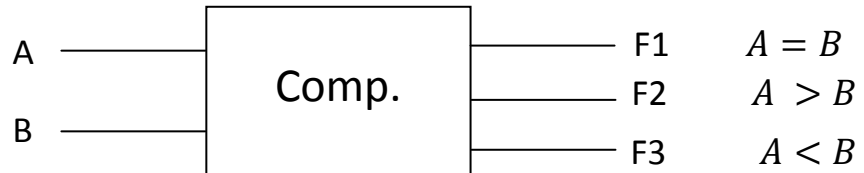
$$B_{out} = \bar{A}(\bar{B}C + B\bar{C}) + BC(\bar{A} + A)$$

$$B_{out} = \bar{A}(B \oplus C) + BC$$

٣- المقارن الرقمي Comparter

ويستخدم لاجراء المقارنة بين رقميين ثنائيين هما A , B وفق العلاقات التالية اما $A = B$

$A < B$ او $A > B$



وجداول الحقيقة يكون بالشكل التالي

A	B	F1	F2	F3
0	0	1	0	0
0	1	0	0	1
1	0	0	1	0
1	1	1	0	0

$$F1 = \bar{A}\bar{B} + AB$$

$$F1 = A \oplus B$$

$$F2 = A\bar{B}$$

$$F3 = \bar{A}B$$

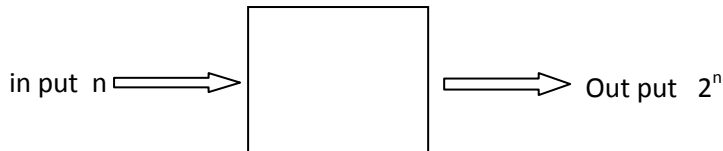
4- Decoder and Encoder

a- Decoder

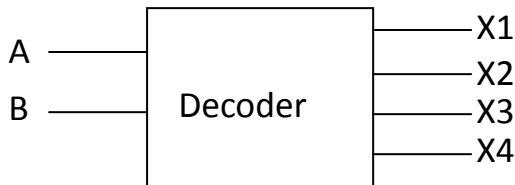
IF $n=1 \longrightarrow 2$ Output line

$n=2 \longrightarrow 4$ Output line

$n=3 \longrightarrow 8$ Output line



Example 1: Designing a 2-4 line Decoder



A	B	X ₀	X ₁	X ₂	X ₃
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1

$$X_0 = \bar{A}\bar{B}$$

$$X_1 = \bar{A}B$$

$$X_2 = A\bar{B}$$

$$X_3 = AB$$

Example 2: Designing a 3-8 line Decoder

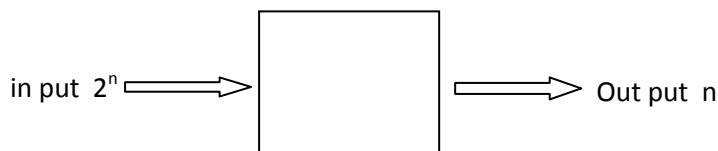
b-Encoder عكس Decoder

2 \longrightarrow 1 line decoder

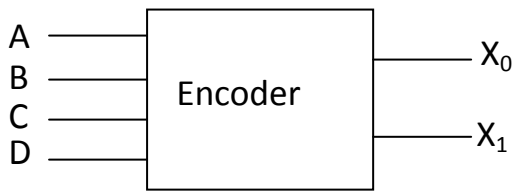
4 \longrightarrow 2 line decoder

8 \longrightarrow 3 line decoder

16 \longrightarrow 4 line decoder



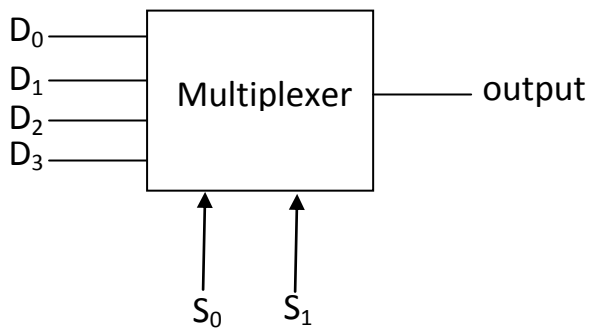
Example 3: Designing a 4-2 line Encoder



A	B	C	D	X ₀	X ₁
1	0	0	0	0	0
0	1	0	0	0	1
0	0	1	0	1	0
0	0	0	1	1	1

5 – Multiplexers (Data Selectors)

وهي الدائرة التي تقوم باختيار Output واحد من عدة Inputs ويتم اختيار اي من هذه الـ Inputs باستخدام اشارة السيطرة (Control Signal)



S ₀	S ₁	D ₀	D ₁	D ₂	D ₃
0	0	1	0	0	0
0	1	0	1	0	0
1	0	0	0	1	0
1	1	0	0	0	1